

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-77709

(P2002-77709A)

(43) 公開日 平成14年3月15日 (2002.3.15)

(51) Int.Cl.⁷
 H 04 N 5/232
 G 03 B 19/02
 G 06 F 12/00 5 8 0
 12/06 5 2 0
 H 04 N 1/00 1 0 6

識別記号

F I
 H 04 N 5/232
 C 03 B 19/02
 C 06 F 12/00 5 8 0
 12/06 5 2 0 H 5 C 0 5 2
 H 04 N 1/00 1 0 6 B 5 C 0 5 3
 査査請求 未請求 請求項の数 4 O L (全 9 頁) 最終頁に続く

マークト⁷ (参考)Z 2 H 0 5 4
 5 B 0 6 0
 5 C 0 2 2
 5 C 0 5 2
 5 C 0 5 3

(21) 出願番号 特願2000-265722(P2000-265722)

(71) 出願人 000004112

株式会社ニコン

東京都千代田区丸の内3丁目2番3号

(22) 出願日 平成12年9月1日(2000.9.1)

(72) 発明者 黒岩 寿久

東京都千代田区丸の内3丁目2番3号 株式会社ニコン内

(74) 代理人 10007718

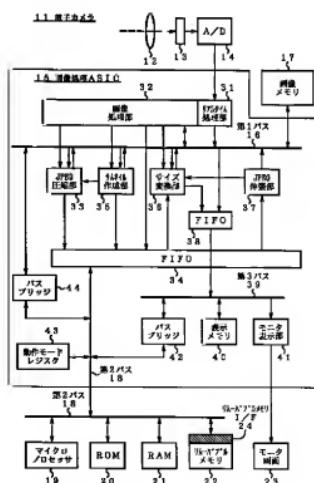
弁理士 古谷 史旺

(54) 【発明の名称】 電子カメラおよび画像処理ASIC

(57) 【要約】

【課題】 電子カメラにおいて、内部データの流れを効率化するのに好適なバス構成を提供する。

【解決手段】 被写体を撮像して画像データを生成する撮像手段(12～14, 31)と、撮像手段で生成された画像データが输出される第1バス(16)と、第1バスを経由して画像データをそれぞれ取り込み、画像データの処理を分担して実行する複数の画像データ変換手段(33, 35)と、複数の画像データ変換手段を介して処理された画像データが输出される第2バス(18)と、第2バスに接続されて着脱自在な記録媒体(22)に対して画像記録および画像再生を行う記録再生手段(19)と、画像記録時には第1バス側から画像データを取り込み、画像再生時には第2バス側から画像データを取り込む第3バス(39)と、第3バス上の画像データをモニタ表示するモニタ表示部(41)とを備えて、電子カメラを構成する。



【特許請求の範囲】

【請求項1】 被写体を撮像して画像データを生成する撮像手段と、前記撮像手段で生成された前記画像データが outputされる第1バスと、前記第1バスを経由して前記画像データをそれぞれ取り込み、前記画像データの処理を分担して実行する複数の画像データ変換手段と。

前記複数の画像データ変換手段を介して処理された前記画像データが outputされる第2バスと、

前記第2バスに接続されて、若脱自在な記録媒体に対して画像記録および画像再生を行なう記録再生手段と、画像記録時には前記第1バス側から画像データを取り込み、画像再生時には前記第2バス側から画像データを取り込む第3バスと、

前記第3バス上の画像データをモニタ表示するモニタ表示部とを備えたことを特徴とする電子カメラ。

【請求項2】 請求項1に記載の電子カメラにおいて、画像記録時には、前記撮像手段、前記第1バスを経由して画像データを取り込み、モニタ表示用の画面サイズに変換して前記第3バスへ出力するサイズ変換部を備えたことを特徴とする電子カメラ。

【請求項3】 請求項2に記載の電子カメラにおいて、前記記録媒体から再生された画像データを、前記第2バスを経由して取り込んでデータ伸張処理を行なうデータ伸張部と、

前記サイズ変換部は、画像再生時には、前記記録媒体、前記第2バス、前記データ伸張部を経由して画像データを取り込み、モニタ表示用の画面サイズに変換して前記第3バスへ出力することを特徴とする電子カメラ。

【請求項4】 画像データの処理を分担して実行する複数の画像データ変換手段と、

前記複数の画像データ変換手段に画像データを供給する第1バスと、前記複数の画像データ変換手段を介して処理された前記画像データが outputされる第2バスと、

画像記録時には前記第1バス側から画像データを取り込み、画像再生時には前記第2バス側から画像データを取り込む第3バスと、

前記第3バス上の画像データからモニタ表示用の信号を生成するモニタ表示部とを備えたことを特徴とする画像処理ASIC。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電子カメラおよび画像処理ASIC (Application Specific Integrated Circuit; 特定用途向けIC) に関する。特に、本発明は、電子カメラ内のバス構成に関する。

【0002】

【従来の技術】 《従来例の構成》 図4は、従来の電子カ

メラ60の構成を示すブロック図である。図4において、電子カメラ60には、撮影レンズ61が装着される。撮影レンズ61の像空間には、撮像素子62が配置される。この撮像素子62の画像出力は、A/D変換回路63および画像処理部64を介して、バス65に接続される。その他、このバス65には、下記に挙げる構成が接続される。

①システムコントロール用のMPU75

②画像データを一時記憶したり、MPU75が管理するシステムデータなどを記憶するメモリ66

③画像データの圧縮伸長を行うJPEG圧縮伸長部67

④サムネイル画像を生成するサムネイル作成部68

⑤モニタ表示用の画像を生成するサイズ変換部69

⑥モニタ表示回路72

⑦画像データ記録用のリムーバブルメモリ74

【0003】 《従来例における画像記録動作》以下、従来例における画像記録時の動作について説明する。まず、撮像素子62において撮像された画像データは、A/D変換回路63を介して直線量化された後、画像処理部64に与えられる。画像処理部64は、画像データに欠陥画素補正、黒レベルクランプ、ホワイトバランス調整、アズブ正、色補間処理(一般に二次元画像処理)、色空間変換、空間フィルタ処理(エッジ強調など、一般に二次元画像処理)などの画像処理を施し、画像処理後の画像データをバス65を介してメモリ66に一時記録する。

【0004】 画像処理部64が、これら全ての画像処理を1つのステップで実行するのが困難な場合、複数のステップに分けて実行してもよい。このような場合は、各ステップの処理結果は、メモリ66に一時記憶される。次のステップでは、この処理結果を再びメモリ66から読み出して処理する。例えば、色補間処理や空間フィルタ処理などは一般に二次元処理であるため、メモリ66から二次元画像データを切り出して処理する方が容易である。

【0005】 続いて、サイズ変換部69は、バス65を介して、メモリ66にアクセスして画像処理後の画像データを読み出す。サイズ変換部69は、この画像データのサイズをモニタ表示用に縮小して、バス65を介して再びメモリ66に記録する。モニタ表示回路72は、サイズが変換された画像データをメモリ66から再び読み出して、モニタ画面に表示する。

【0006】 撮像素子62の高画素化が進んだため、その画素数はモニタ表示用画像の画素数よりも通常が多い。サイズ変換部69は、この大きなサイズの画像全体がモニタ画面に表示されるよう縮小変換を行う。なお、サイズ変換部69は、様々な倍率のサイズ変換が行えるようになっているのが望ましい。その場合は、モニタ表示用の画像が自由に拡大縮小できるので、電子ズーム機能が実現される。

【0007】一方、サムネイル作成部68は、バス65を介して、メモリ66にアクセスして画像処理後の画像データを読み出す。サムネイル作成部68は、この画像データのサイズを縮小してサムネイル画像を生成した後、バス65を介してメモリ66に一時記録する。また一方、JPEG圧縮伸長部67は、バス65を介して、メモリ66にアクセスして画像処理後の画像データを読み出す。JPEG圧縮伸長部67は、この画像データに対してテスト圧縮を行い、圧縮符号量をMPU75に通知する。MPU75は、このように通知される複数の圧縮符号量に基づいて、適切なスケールファクタ(圧縮符号量を左右する調整可能なパラメータ)を算出し、JPEG圧縮伸長部67に指示する。JPEG圧縮伸長部67は、バス65を介して、メモリ66から改めて画像処理後の画像データを読み出し、指示されたスケールファクタを用いて本圧縮を実行する。このように本圧縮された圧縮データは、バス65を介してメモリ66に一時記録される。

【0008】次に、JPEG圧縮伸長部67は、バス65を介して、メモリ66からサムネイル画像を読み出し、サムネイル画像の圧縮を行う。JPEG圧縮伸長部67は、この圧縮済みのサムネイル画像を、メモリ66に一時記録する。次に、MPU75は、バス65を介して、メモリ66から圧縮データを読み出し、圧縮済みのサムネイル画像と併せて、画像ファイルを生成する。MPU75は、バス65を介して、この画像ファイルをリムーバルメモリ74に記録する。以上説明した一連の動作により、被写体を撮像した画像データが、リムーバルメモリ74に記録される。

【0009】《従来例における画像再生動作》次に、従来例における画像再生時の動作について説明する。まず、MPU75は、バス65を介して、リムーバルメモリ74から画像ファイルを読み出す。MPU75は、読み出した画像ファイルを、バス65を介してメモリ66に一時記録する。JPEG圧縮伸長部67は、バス65を介して、メモリ66に記録された画像ファイルを読み出し、画像伸張を実行する。JPEG圧縮伸長部67は、画像伸張によって復号化された画像データを、バス65を介して、メモリ66に一時記録する。

【0010】サイズ変換部69は、バス65を介して、復号化された画像データを読み出す。サイズ変換部69は、この画像データのサイズをモニタ表示用に縮小して、バス65を介して再びメモリ66に記録する。モニタ表示回路72は、バス65を介して、サイズが変換された画像データをメモリ66から読み出して、モニタ画面に表示する。

【0011】

【発明が解決しようとする課題】ところで、このような従来例では、上述したようにバス65を介してたくさんデータが繰り返しやり取りされる。そのため、データ

衝突を避けるためのタイミング調整が非常に複雑になる。その上、バス65の帯域が充分取れない場合は、これらの処理をシーケンシャルに実行しなければならない。特に、モニタ表示を行う場合には、モニタ表示の更新データがバス65上を頻繁にやり取りされる。これらの理由から、電子カメラ60では、全体の処理動作が遅延するという問題点があった。

【0012】そこで、本発明では、上述した問題点に鑑みて、内部データの流れを整理して処理動作を効率化した電子カメラを提供することを目的とする。

【0013】

【課題を解決するための手段】以下、実施形態(図1)の符号を対応付けながら、課題を解決するための手段を説明する。なお、ここでの対応付けおよび説明は、例示または参考のためであり、本発明を限定するものではない。

【0014】《請求項1》請求項1に記載の発明は、被写体を撮像して画像データを生成する撮像手段(12～14、31)と、撮像手段で生成された画像データが出力される第1バス(16)と、第1バスを経由して画像データをそれぞれ取り込み、画像データの処理を分担して実行する複数の画像データ変換手段(32、33、35)と、複数の画像データ変換手段を介して処理された画像データが出力される第2バス(18)と、第2バスに接続されて着脱自在な記録媒体(22)に対して画像記録および画像再生を行う記録再生手段(19、24)と、画像記録時には第1バス側から画像データを取り込み、画像再生時には第2バス側から画像データを取り込む第3バス(39)と、第3バス上の画像データをモニタ表示するモニタ表示部(41)とを備えたことを特徴とする。

【0015】上記構成では、複数の画像データ変換手段を中央に配して、第1バスと第2バスとを確実に分離する。そのため、複数の画像データ変換手段は、第1バス(例えれば上水道)から変換前の画像データをそれぞれ取り込み、第2バス(例えれば下水道)へ変換後の画像データを流すことができる。したがって、変換前の画像データと変換後の画像データとが同一バス上で衝突することが少なくなり、データの流れが円滑化される。

【0016】さらに、上記構成では、第1バスおよび第2バスから独立して、モニタ表示用の第3バスが設けられる。この第3バスは、画像記録時において、第1バスを経由する経路で、撮像手段を起源とする画像データを取り込む。また、画像再生時において、この第3バスは、第2バスを経由する経路で、記録媒体を起源とする画像データを取り込む。このように、第3バスは、画像データの取得経路を、第1バス側と第2バス側との間で適時切り替えることにより、モニタ表示に関する画像データの取得経路を効率的に短縮する。

【0017】さらに、この第3バス上にモニタ表示用の

画像データが集中するので、第1バスおよび第2バスでは、モニタ表示に関するデータの流れがその分だけ少なくなる。その結果、第1バスおよび第2バスの負荷を効率的に軽減することも可能となる。

【0018】《請求項2》請求項2に記載の発明は、請求項1に記載の電子カメラにおいて、画像記録時には、撮像手段、第1バスを経由して画像データを取り込み、モニタ表示用のサイズに変換して第3バスへ出力するサイズ変換部(36)を備えたことを特徴とする。

【0019】上記構成では、サイズ変換部が設けられる。このサイズ変換部は、画像記録時において、第1バスと第3バスの中間経路に配される。したがって、第1バス側から取得した画像データは、サイズ変換部によりモニタ表示用にサイズ変換された上で、第3バス側へ流される。このような流れにより、モニタ表示用に処理した画像データが第1バスに再び戻されがちでなく、モニタ表示に関するデータの流れが一層円滑となる。

【0020】《請求項3》請求項3に記載の発明は、請求項2に記載の電子カメラにおいて、記録媒体から再生された画像データを第2バスを経由して取り込み、データ伸張処理を行うデータ伸張部を備え、サイズ変換部は、画像再生時には、記録媒体、第2バス、データ伸張部を経由して画像データを取り込み、モニタ表示用のサイズに変換して第3バスへ出力することを特徴とする。

【0021】上記構成では、画像再生時において、データ伸張部およびサイズ変換部が、第2バスと第3バスの中間経路に直列に配される。したがって、第2バス側から取得した画像データは、データ伸張部によるデータ伸張処理と、サイズ変換部によるサイズの変換処理とを経て、第3バス側へ流される。このような流れにより、モニタ表示用に処理した画像データを第2バスに再び戻されがちでなく、モニタ表示に関するデータの流れが一層円滑となる。

【0022】《請求項4》請求項4に記載の発明は、画像データの処理を分担して実行する複数の画像データ変換手段(32, 33, 35)と、複数の画像データ変換手段に画像データを供給する第1バス(16)と、複数の画像データ変換手段を介して処理された画像データが取出される第2バス(18)と、画像記録時には前記第1バス側から画像データを取り込み、画像再生時には前記第2バス側から画像データを取り込む第3バス(39)と、第3バス上の画像データからモニタ表示用の信号を生成するモニタ表示部(41)とを備えて、画像処理ASiC(15)を構成する。

【0023】上記構成の画像処理ASiCには、請求項1に記載の電子カメラの主要構成が集約される。そのため、この画像処理ASiCを使用することにより、請求項1に記載の電子カメラを、少ない部品数と少ない配線で構成することが可能となる。特に、第3バスに接続されてモニタ表示用の画像データを一時記憶する表示メモ

リ(40)を画像処理ASiC内部に備えた場合には、第3バスの出入力端子をASiC外部に設ける必要がなくなる。この場合、画像処理ASiCの端子数が少なくなり、画像処理ASiCの小型化および省電力化と、電子カメラ内の配線数の軽減とを図ることができる。

【0024】

【発明の実施の形態】以下、図面に基づいて、請求項1～4に対応する実施形態を説明する。図1は、本実施形態における電子カメラ11の構成を示すブロック図である。

【0025】(電子カメラ11の全体構成)ここでは、図1を用いて、電子カメラ11の全体構成を説明する。まず、電子カメラ11には、撮影レンズ12が装着される。この撮影レンズ12の像空間には、撮像素子13の撮像面が配置される。この撮像素子13で撮像された画像データは、A/D変換部14を介してデジタル化された後、画像処理ASiC15に入力される。

【0026】この画像処理ASiC15には、第1バス16の出入力端子が設けられ、この出入力端子には、画像メモリ17が接続される。また、画像処理ASiC15には、第2バス18の出入力端子が設けられる。この出入力端子(すなわち第2バス18)には、システム制御用のマイクロプロセッサ19と、ROM20と、RAM21と、リムーバブルメモリインターフェース24とがそれぞれ接続される。このリムーバブルメモリインターフェース24には、リムーバブルメモリ22が着脱自在に接続される。さらに、画像処理ASiC15には、モニタ表示用の画像出力端子が設けられる。この画像出力端子には、モニタ画面23が接続される。

【0027】(画像処理ASiC15の内部構成)次に、上述した画像処理ASiC15の内部構成について説明する。まず、A/D変換部14から入力された画像データは、リアルタイム処理部31に入力される。このリアルタイム処理部31は、画像データに対して、欠陥画素補正、黒レベルクランプ、ホワイトバランス調整、ナップ補正などのリアルタイム処理を施した後、処理後の画像データを第1バス16へ出力する。

【0028】さらに、この第1バス16には、画像処理部32の入出力ポートと、JPEG圧縮部33の入出力ポートと、サムネイル作成部35の入出力ポートと、サイズ変換部36の入出力ポートと、JPEG伸張部37の出力ポートとがそれぞれ接続される。この画像処理部32から、JPEG圧縮部33、サムネイル作成部35およびサイズ変換部36にそれぞれ向かって、データを直に伝達するためのバイバス経路が設けられる。また、サムネイル作成部35からJPEG圧縮部33に向かって、データを直に伝達するためのバイバス経路が設けられる。さらに、JPEG伸張部37からサイズ変換部36に向かって、データを直に伝達するためのバイバス経路が設けられる。

【0029】また、画像処理ASIC15内には、データをやり取りする際の緩衝手段として FIFO(先入れ先出しメモリ)34が設けられる。JPEG圧縮部33およびサムネイル作成部35は、このFIFO34を介して、変換後のデータを第2バス18に出力する。また、サイズ変換部36およびJPEG伸張部37は、このFIFO34を介して、変換前のデータを第2バス18から取り込む。さらに、画像処理部32も、このFIFO34を利用して、第2バスなどへデータを出力することができる。また、JPEG圧縮部33およびサムネイル作成部35は、変換後のデータを第1バス16に戻して、画像メモリ17に一時記憶することもできる。

【0030】また、画像処理ASIC15には、内部バスとして第3バス39が設けられる。さらに、第1バス16と第3バス39との間には、データをやり取りする際の緩衝手段として FIFO38が設けられる。サイズ変換部36は、このFIFO38を介して、変換後のデータを第3バス39に出力する。サイズ変換部36は、変換後のデータを第1バス16に戻して、画像メモリ17に一時記憶することもできる。また、画像メモリ17から FIFO38を介して第3バス39へ画像データを出力することもできる。

【0031】この第3バス39には、表示メモリ40と、モニタ表示部41とが接続される。このモニタ表示部41の出力は、画像処理ASIC15の画像出力端子から出され、モニタ画面23に与えられる。また、第3バス39と第2バス18との間には、第2バス18側から表示メモリ40に直にランダムアクセスするため、バスプリッジ42が設けられる。

【0032】さらに、第1バス16と第2バス18との間には、マイクロプロセッサ19から画像メモリ17に直にランダムアクセスするために、バスプリッジ44が設けられる。また、第2バス18には、動作モードや各種パラメータを設定するための動作モードレジスタ43が接続される。

【0033】(画像記録モード時の信号経路)次に、電子カメラ11における画像記録モード時の信号経路を説明する。まず、画像記録の動作に際して、マイクロプロセッサ19は、第2バス18を介して、画像処理ASIC15の動作モードレジスタ43に『画像記録モードを示す情報コード』や、記録モードの処理で必要な様々なパラメータを書き込む。画像処理ASIC15では、この動作モードレジスタ43の情報コードに基づいて、図2に示すような信号経路を設定する。

【0034】撮像素子13で生成された画像データは、A/D変換部44を介してデジタル化された後、リアルタイム処理部31に与えられる。リアルタイム処理部31は、この画像データに欠陥画素補正、黒レベルクランプ、ホワイトバランス調整、γ補正などのリアルタイム処理を施し、第1バス16を介して画像メモリ17に順

次記録する。

【0035】なお、電子ビューファインダ機能を有している電子カメラの場合は、以下に述べる色補間処理や空間フィルタ処理についても、簡単な方法でリアルタイム処理部31で行うようになっている。画像処理部32はスルービューファインダ機能を有する。画像処理部32は、リアルタイム処理済みの画像データを、画像メモリ17から逐次読み出し、色補間処理や空間フィルタ処理などの二次元画像処理を実行する。二次元画像処理を完了した画像データは、第1バス16またはバイバス経路を介して、JPEG圧縮部33、サムネイル作成部35およびサイズ変換部36へ供給される(なお、ここでデータ伝達が非同期に行われる場合には、画像メモリ17が緩衝手段として使用される)。

【0036】JPEG圧縮部33は、画像データに公知のJPEG圧縮(テスト圧縮および本圧縮)を施して圧縮データを生成し、FIFO34を介して第2バス18に出力する。一方、サムネイル作成部35は、画像データからサムネイルデータを生成し、FIFO34を介して第2バス18に出力する。(サムネイルデータの生成に際して、サムネイル画像の圧縮処理をJPEG圧縮部33で行う場合には、第1バス16、画像メモリ17を介して、JPEG圧縮部33へサムネイル画像データが伝達される。)このようにして、第2バス18上には、圧縮データおよびサムネイルデータが出力される。マイクロプロセッサ19は、これらのデータにアブリケーションセグメントデータなどを付加して、JPEG圧縮ファイルの体裁を整え、RAM21を介してリムーバブルメモリ22に記録する。

【0037】一方、サイズ変換部36は、画像データのサイズをモニタ表示用に縮小変換して、モニタ表示用の画像データを生成する。このモニタ用画像データは、FIFO38を介して第3バス39へ出力される。表示メモリ40は、このモニタ用画像データを取得し、メモリ領域を最新状態に更新する。モニタ表示部41は、第3バス39を介して表示メモリ40に逐次アクセスして、最新のモニタ用画像データを取得し、モニタ画面23の表示画面を更新する。

【0038】(画像再生モード時の信号経路)次に、電子カメラ11における画像再生モード時の信号経路を説明する。まず、画像再生の動作に際して、マイクロプロセッサ19は、画像処理ASIC15の動作モードレジスタ43に『画像再生モードを示す情報コード』や、再生モードの処理で必要な様々なパラメータを書き込む。画像処理ASIC15では、この動作モードレジスタ43の情報コードに基づいて、図3に示すような信号経路を設定する。

【0039】この状態で、マイクロプロセッサ19は、リムーバブルメモリ22からJPEG圧縮ファイルを読み出し、第2バス18を介してRAM21に一時記録す

る。JPEG伸張部37は、第2バス18およびFIFO34を介して、RAM21からJPEG圧縮ファイル中の圧縮データを逐次取り込む。JPEG伸張部37は、この圧縮データを伸張する。伸張後の画像データは、第1バス16またはバイパス経路を介して、サイズ変換部36へ逐次出力される。(なお、非圧縮で記録された画像データについては、FIFO34からサイズ変換部36へ直に画像データが伝達される。)

【0040】表示用画像データの信率を色々変えたい場合に備えて、JPEG伸張部37から出力される伸張後の画像データを第1バス16にも出して画像メモリ17に一時記憶させることもできる。別の信率の表示用画像データを得たい場合は、画像メモリ17から第1バスを経由してサイズ変換部36に画像データが供給される。

【0041】サイズ変換部36は、この画像データのサイズをモニタ表示用に縮小変換して、モニタ表示用の画像データを生成する。このモニタ用画像データは、FIFO38を介して第3バス39へ出力される。表示メモリ40は、このモニタ用画像データを取得し、メモリ領域を最新状態に更新する。モニタ表示部41は、第3バス39を介して表示メモリ40に逐次アクセスして、最新のモニタ用画像データを取得し、モニタ画面23の表示画面を更新する。

【0042】(本実施形態の効果など) 上述したように、本実施形態には、独立動作可能な3つのバス(第1バス16、第2バス18、第3バス39)が設けられる。この内、第1バス16と第2バス18は、上下水道のように、変換前の画像データと、変換後の画像データとを分離して流すためのバスである。そのため、データの流れが全体的に円滑になり、処理動作の高速化を容易に実現することができる。

【0043】一方、第3バス39は、モニタ表示に供せられるバスである。特に、この第3バス39は、画像記録／画像再生の両モードにおいて信号経路を変更して、モニタ表示用の画像データを一段と短い経路で収集する。したがって、モニタ表示に関するデータの流れが全体的に円滑になり、動画のモニタ表示などの重い負荷動作を比較的容易に実現することができる。

【0044】また、モニタ表示用の画像データが第3バス39に集中することにより、第1バス16および第2バス18の負担が軽減され、電子カメラ11の動作を全体的に高速化することが可能となる。さらに、画像記録モードでは、サイズ変換部36が、第1バス16と第3バス39の中間経路に記述される。したがって、モニタ表示用に処理された画像データを再び第1バス16へ戻すような、データの往復動作がなくなり、処理動作をより高速化することができる。

【0045】また、画像再生モードでは、JPEG伸張部37およびサイズ変換部36が、第2バス18と第3

バス39の中間経路に配される。したがって、モニタ表示用に処理された画像データを再び第2バス18側へ戻すような、データの往復動作がなくなり、処理動作をより高速化することができる。さらに、この第3バス39は、モニタ表示用のバスであるため、外部からアクセスする必要性が殆どない。さらに、画像処理ASIC15は、第3バス39に接続すべき表示メモリ40およびモニタ表示部41を内蔵する。したがって、第3バス39の入出力端子を画像処理ASIC15の外部に設ける必要がない。そのため、画像処理ASIC15の端子数は少なくなり、画像処理ASIC15のパッケージ小型化および省電力化を容易に達成することができる。また、第3バス39は、画像処理ASIC15に完全に内蔵されるので、外部からの寄生容量が非常に小さく、極めて高速なバス動作が達成できる。したがって、モニタ表示の高解像度化などの要求にも容易に対応することができる。

【0046】(実施形態の補足事項) なお、上述した実施形態では、具体的な信号経路を示して説明している。しかしながら、本発明は、請求項で特定される経由点を通過する信号経路であればよい。したがって、信号経路の一部を、バイパス経路を新設して短絡したり、逆に迂回路で遡りさせるなどして、信号経路を変更してもよい。

【0047】また、上述した実施形態では、データをやり取りする際の緩衝手段としてFIFOを適宜に設けている。しかしながら、本発明は、これに限定されるものではない。緩衝手段の不要な場合には、FIFOを削除しても当然かまわない。さらに、上述した実施形態では、第3バス39をモニタ表示以外の用途に使用していない。しかしながら、ここでこの第3バス39は、①内蔵バスであるため高速動作が可能である②表示メモリ40という比較的大容量のメモリを備える③モニタ表示時に負荷が集中し、それ以外の期間は殆ど使用されない

という特徴を有する。そこで、これらの特徴を活かして、モニタ表示以外の用途に使用してもよい。

【0048】例えば、第3バス39と、第1バス16および/または第2バス18とを媒介することにより、モニタ表示用の表示メモリ40を予備のメモリに供するメモリ調整手段を設けてもよい。このようなメモリ調整手段としては、例えばFIFO38やバスプリッジ42やバスプリッジ44を使用することができる。この場合、マイクロプロセッサ19が、表示メモリ40のOSD(On Screen Display)領域にランダムアクセスして、表示文字やアイコンなどを直に書き換えることが可能となる。さらに、マイクロプロセッサ19は、画像メモリ17内のデータを直にソフトウェア処理したり、画像メモリ17を増設メモリとして柔軟に使用することも可能となる。

【0049】

【発明の効果】請求項1に記載の発明では、独立動作可能な3つのバスが設けられる。この内、第1バスおよび第2バスは、変換前後の画像データの流れを合理的に分離することにより、データの流れを円滑化する。一方、第3バスは、モニタ表示に使用されるバスである。この第3バスは、第1バス側または第2バス側に経路を適時変更することで、モニタ表示に関するデータの経路を短縮する。このような第3バスの働きにより、モニタ表示に関するデータの流れが円滑になる。さらに、第3バスにモニタ表示に関する負荷が集中することにより、第1バスおよび第2バスの負荷が軽減される。このような3つのバスの相乗作用により、内部データの流れが一段と整理され、電子カメラの処理動作を顕著に効率化することが可能となる。

【0050】請求項2に記載の発明では、サイズ変換部が、画像記録時に第1バスと第3バスの中間経路に配される。したがって、モニタ表示用に処理された画像データを再び第1バス側へ戻すような、データの往復動作が少くなり、電子カメラの処理動作を一層効率化することができる。

【0051】請求項3に記載の発明では、画像再生時にデータ伸張部およびサイズ変換部が、第2バスと第3バスの中間経路に直列に配される。したがって、モニタ表示用に処理された画像データを再び第2バス側へ戻すような、データの往復動作が少くなり、電子カメラの処理動作を一層効率化することができる。

【0052】請求項4に記載の画像処理ASICには、請求項1に記載の電子カメラの主要構成が集約される。そのため、この画像処理ASICを使用することにより、請求項1に記載の電子カメラを、少ない部品数と少ない配線で構成することが可能となる。

【図面の簡単な説明】

【図1】本実施形態における電子カメラ1の構成を示すブロック図である。

【図2】画像記録モードにおける電子カメラ1の信号経路を示す図である。

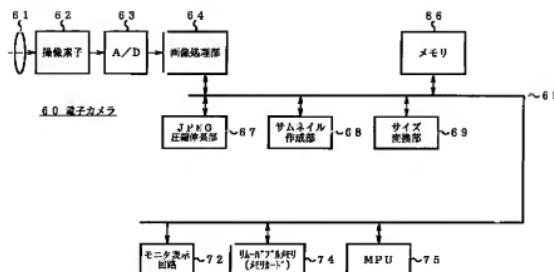
【図3】画像再生モードにおける電子カメラ1の信号経路を示す図である。

【図4】従来の電子カメラ60の構成を示すブロック図である。

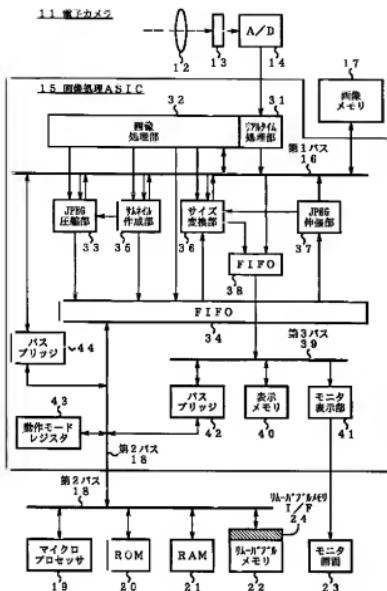
【符号の説明】

- 1 1 電子カメラ
- 1 2 撮影レンズ
- 1 3 撮像素子
- 1 4 A/D変換部
- 1 5 画像処理ASIC
- 1 6 第1バス
- 1 7 画像メモリ
- 1 8 第2バス
- 1 9 マイクロプロセッサ
- 2 0 ROM
- 2 1 RAM
- 2 2 リムーバブルメモリ
- 2 3 モニタ画面
- 2 4 リムーバブルメモリI/F
- 3 1 リアルタイム処理部
- 3 2 画像処理部
- 3 3 JPEG圧縮部
- 3 4 FIFO
- 3 5 サムネイル作成部
- 3 6 サイズ変換部
- 3 7 JPEG伸張部
- 3 8 FIFO
- 3 9 第3バス
- 4 0 表示メモリ
- 4 1 モニタ表示部
- 4 2、4 4 パスブリッジ
- 4 3 動作モードレジスタ

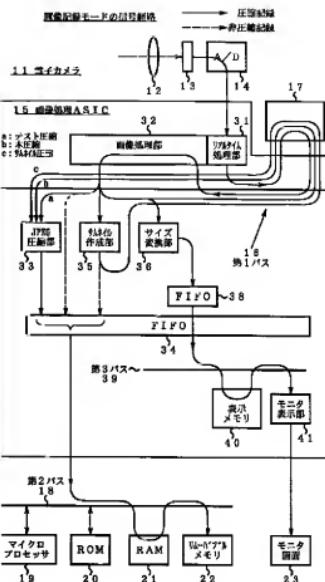
【図4】



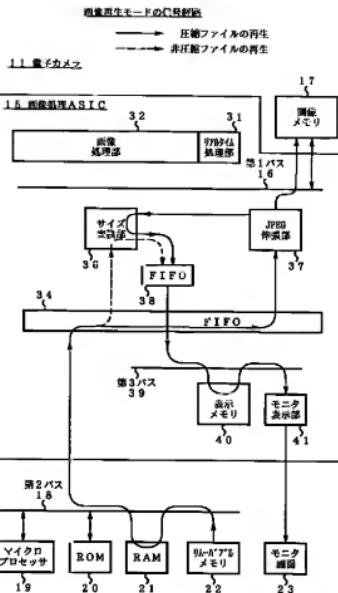
【図1】



【図2】



【图3】



フロントページの続き

(51) Int.Cl.⁷ 識別記号 F I (参考)
 H 0 4 N 5/907 H 0 4 N 5/907 B 5 C 0 6 2
 5/765 101:00
 5/91 5/91 L
 // H 0 4 N 101:00 J

F ターム(参考) 2I054 AA01
 5B060 GA00 MM09
 5C022 AA13 AB68 AC01 AC69
 5C052 GA02 GB01 GC00 GE04 GE06
 GE08 GF01
 5C053 FA08 FA27 GB36 KA04 LA02
 LA11
 5C062 AA01 AB17 AB23 AB40 AB42
 AB46 AC02 AC05 AC22 AC24
 AC25 BD00

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-077709

(43)Date of publication of application : 15.03.2002

(51)Int.Cl. H04N 5/232

G03B 19/02

G06F 12/00

G06F 12/06

H04N 1/00

H04N 5/907

H04N 5/765

H04N 5/91

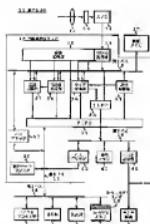
// H04N101:00

(21)Application number : 2000-
265722

(71)Applicant : NIKON CORP

(22)Date of filing : 01.09.2000 (72)Inventor : KUROIWA TOSHIHISA

(54) ELECTRONIC CAMERA AND IMAGE PROCESSING ASIC



(57)Abstract:

PROBLEM TO BE SOLVED: To provide a bus constitution suitable for efficiently establishing flow of internal data in an electronic camera.

SOLUTION: This electronic camera is constituted of image pickup means (12-14, 31) for generating image data by picking up an object, a first bus (16) from which the image data generated by the image pickup means are outputted, a plurality of image data converting means (33, 35) for fetching the image data through the first bus, and for processing the image data by sharing it, a second bus (18) from which the image data processed through the plurality of image data converting means are outputted, a recording/reproducing means (19) for image recording and image reproduction to a storage means (22) connected to the second bus so as to be freely attachable and detachable, a third bus (39) for fetching the image data from the first bus side at the time of image recording, and for fetching the image data from the second bus side at the time of image reproduction, and a monitor display part (41) for monitor- displaying the image data on the third bus.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of application
other than the examiner's decision of
rejection or application converted

[registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] An image pick-up means to picturize a photographic subject and to generate image data, and the 1st bus, by which said image data generated with said image pick-up means is outputted, Two or more image data-conversion means to incorporate said image data via said 1st bus, respectively, and to share and perform processing of said image data, The 2nd bus by which said image data processed through said two or more image data-conversion means is outputted, A record playback means to connect with said 2nd bus and to perform image recording and image reconstruction to the record medium which can be detached and attached freely, The electronic camera characterized by having the

3rd bus which incorporates image data from said 1st bus side at the time of image recording, and incorporates image data from said 2nd bus side at the time of image reconstruction, and the monitor line which carries out the monitor display of the image data on said 3rd bus.

[Claim 2] The electronic camera characterized by having the size transducer which incorporates image data via said image pick-up means and said 1st bus, changes into the screen size for monitor displays, and is outputted to said 3rd bus in an electronic camera according to claim 1 at the time of image recording.

[Claim 3] It is the electronic camera characterized by having the data elongation section which incorporates the image data reproduced from said record medium via said 2nd bus in an electronic camera according to claim 2, and performs data elongation processing, for said size transducer incorporating image data via said record medium, said 2nd bus, and said data elongation section at the time of image reconstruction, changing into the screen size for monitor displays, and outputting to said 3rd bus.

[Claim 4] Two or more image data-conversion means to share and perform processing of image data, The 1st bus which supplies image data to said two or more image data-conversion means, The 2nd bus by which said image data processed through said two or more image data-conversion means is outputted, The image processing ASIC characterized by having the 3rd bus which incorporates image data from said 1st bus side at the time of image recording, and incorporates image data from said 2nd bus side at the time of image reconstruction, and the monitor line which generates the signal for monitor displays from the image data on said 3rd bus.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any
damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to an electronic camera and an image processing ASIC (Application Specific Integrated Circuit: application specific integrated circuit). Especially this invention relates to the bus arrangement in an electronic camera.

[0002]

[Description of the Prior Art] Configuration>> of the <<conventional example Drawing 4 is the block diagram showing the configuration of the conventional electronic camera 60. An electronic camera 60 is equipped with a taking lens 61 in drawing 4 . An image sensor 62 is arranged in the image space of a taking lens 61. The image output of this image sensor 62 is connected to a bus 65 through the A/D-conversion circuit 63 and the image-processing section 64. In addition, the next configuration is connected to this bus 65.

** Removable memory 74 for size transducer 69** monitor display circuit 72** image data logging which generates the image for thumbnail creation section 68** monitor displays which generates the JPEG compression expanding section 67** thumbnail image which performs compression expanding of the memory 66** image data which memorizes the system data which stores temporarily the MPU75** image data for system controls, or MPU75 manages [0003] Image recording actuation>> in the <<conventional example The actuation at the time of the image recording in the conventional example is explained hereafter. First, after linear quantization of the image data picturized in the image sensor 62 is

carried out through the A/D-conversion circuit 63, it is given to the image-processing section 64. The image-processing section 64 performs image processings, such as defect pixel amendment, a black level clamp, white balance adjustment, gamma amendment, color interpolation processing (generally 2-dimensional image processing), a color space conversion, and spatial filter processing (generally [edge enhancement etc.] 2-dimensional image processing), to image data, and records the image data after an image processing on memory 66 through a bus 65 temporarily.

[0004] When it is difficult for the image-processing section 64 to perform all these image processings at one step, it may divide into two or more steps, and you may perform. In such a case, the processing result of each step is stored temporarily in memory 66. At the following step, this processing result is again read from memory 66, and is processed. For example, it is easier to start and process 2-dimensional image data from memory 66, since color interpolation processing, spatial filter processing, etc. are generally 2-dimensional processings.

[0005] Then, through a bus 65, the size transducer 69 accesses memory 66 and reads the image data after an image processing. The size transducer 69 reduces the size of this image data to monitor displays, and records it on memory 66 again through a bus 65. The monitor display circuit 72 is beginning to read again the image data from which size was changed from memory 66, and displays it on monitor display.

[0006] Since high pixel-ization of an image sensor 62 progressed, there are usually more the pixels than the number of pixels of the image for monitor displays. The size transducer 69 performs contraction so that the whole image of this big size may be displayed on monitor display. In addition, as for the size transducer 69, it is desirable that size conversion of various scale factors can be performed now. In that case, since enlarging or contracting of the image for monitor displays can be carried out freely, an electronic zoom function is realized.

[0007] On the other hand, through a bus 65, the thumbnail creation section 68 accesses memory 66, and reads the image data after an image processing. After

the thumbnail creation section 68 reduces the size of this image data and generates a thumbnail image, it is recorded on memory 66 through a bus 65 temporarily. Moreover, on the other hand, through a bus 65, the JPEG compression expanding section 67 accesses memory 66, and reads the image data after an image processing. The JPEG compression expanding section 67 performs test compression to this image data, and notifies the amount of compression signs to MPU75. Based on two or more amounts of compression signs notified in this way, MPU75 computes a suitable scale factor (parameter which influences the amount of compression signs and which can be adjusted), and directs it in the JPEG compression expanding section 67. Through a bus 65, the JPEG compression expanding section 67 reads the image data after an image processing from memory 66 anew, and performs this compression using the directed scale factor. Thus, the compressed data by which actual compression was carried out is recorded on memory 66 through a bus 65 temporarily.

[0008] Next, through a bus 65, the JPEG compression expanding section 67 reads a thumbnail image from memory 66, and compresses a thumbnail image. The JPEG compression expanding section 67 records a thumbnail image [finishing / this compression] on memory 66 temporarily. Next, through a bus 65, MPU75 reads compressed data from memory 66, combines with a thumbnail image [finishing / compression], and generates an image file. MPU75 records this image file on the removable memory 74 through a bus 65. The image data which picturized the photographic subject is recorded on the removable memory 74 by a series of actuation explained above.

[0009] Image reconstruction actuation>> in the <<conventional example Next, the actuation at the time of the image reconstruction in the conventional example is explained. First, MPU75 reads an image file from the removable memory 74 through a bus 65. MPU75 records the read image file on memory 66 through a bus 65 temporarily. The JPEG compression expanding section 67 reads the image file recorded on memory 66 through a bus 65, and performs image

elongation. The JPEG compression expanding section 67 records the image data decrypted by image elongation on memory 66 through a bus 65 temporarily.

[0010] The size transducer 69 reads the decrypted image data through a bus 65. The size transducer 69 reduces the size of this image data to monitor displays, and records it on memory 66 again through a bus 65. The monitor display circuit 72 reads the image data from which size was changed from memory 66 through a bus 65, and displays it on monitor display.

[0011]

[Problem(s) to be Solved by the Invention] By the way, in such a conventional example, as mentioned above, much data is repeatedly exchanged through a bus 65. Therefore, the timing adjustment for avoiding a data collision becomes very complicated. When the band of a bus 65 moreover cannot be taken enough, these processings must be performed sequentially. When performing a monitor display especially, the updating data of a monitor display are frequently exchanged in a bus 65 top. From these reasons, there was a trouble that the whole processing actuation was delayed by the electronic camera 60.

[0012] So, it aims at offering the electronic camera which arranged internal data flow and increased the efficiency of processing actuation in view of the trouble mentioned above in this invention.

[0013]

[Means for Solving the Problem] Hereafter, The means for solving a technical problem is explained for the sign of an operation gestalt (drawing 1) with matching. In addition, matching here and explanation are for instantiation or reference, and do not limit this invention.

[0014] <<claim 1>> An image pick-up means for invention according to claim 1 to picturize a photographic subject, and to generate image data (14 12- 31), The 1st bus by which the image data generated with the image pick-up means is outputted (16), Two or more image data-conversion means to incorporate image data via the 1st bus, respectively, and to share and perform processing of image data (32, 33, 35), The 2nd bus by which the image data processed through two

or more image data-conversion means is outputted (18), A record playback means to connect with the 2nd bus and to perform image recording and image reconstruction to the record medium (22) which can be detached and attached freely (19 24). It is characterized by having the monitor line (41) which carries out the monitor display of the image data on the 3rd bus (39) which incorporates image data from the 1st bus side at the time of image recording, and incorporates image data from the 2nd bus side at the time of image reconstruction, and the 3rd bus.

[0015] With the above-mentioned configuration, two or more image data-conversion means are allotted in the center, and the 1st bus and the 2nd bus are separated certainly. Therefore, two or more image data-conversion means can incorporate the image data before conversion from the 1st bus (if it compares water works), respectively, and can pass the image data after conversion to the 2nd bus (if it compares sewerage). Therefore, it decreases that the image data before conversion and the image data after conversion collide on the same bus, and data flow is carried out smoothly.

[0016] Furthermore, with the above-mentioned configuration, the 3rd bus for monitor displays is formed independently of the 1st bus and the 2nd bus. This 3rd bus incorporates the image data which makes an image pick-up means the origin in the path which goes via the 1st bus at the time of image recording. Moreover, this 3rd bus incorporates the image data which makes a record medium the origin in the path which goes via the 2nd bus at the time of image reconstruction. Thus, the 3rd bus shortens efficiently the acquisition path of the image data about a monitor display by changing the acquisition path of image data timely between the 1st bus side and the 2nd bus side.

[0017] Furthermore, since the image data for monitor displays concentrates on this 3rd bus, by the 1st bus and 2nd bus, the data flow of that part about a monitor display decreases. Consequently, it also becomes possible to mitigate the load of the 1st bus and the 2nd bus efficiently.

[0018] <<claim 2>> Invention according to claim 2 is characterized by having the

size transducer (36) which incorporates image data via an image pick-up means and the 1st bus, changes into the size for monitor displays, and is outputted to the 3rd bus in an electronic camera according to claim 1 at the time of image recording.

[0019] A size transducer is prepared with the above-mentioned configuration. This size transducer is allotted to the middle path of the 1st bus and the 3rd bus at the time of image recording. Therefore, the image data acquired from the 1st bus side is passed to the 3rd bus side, after size conversion is carried out by the size transducer for monitor displays. By such flow, the image data processed to monitor displays is not again returned to the 1st bus, and the data flow about a monitor display becomes still smoother.

[0020] <<claim 3>> It is characterized by invention according to claim 3 incorporating the image data reproduced from the record medium via the 2nd bus in an electronic camera according to claim 2, and having the data elongation section which performs data elongation processing, for a size transducer incorporating image data via a record medium, the 2nd bus, and the data elongation section at the time of image reconstruction, changing into the size for monitor displays, and outputting to the 3rd bus.

[0021] With the above-mentioned configuration, the data elongation section and a size transducer are allotted to the middle path of the 2nd bus and the 3rd bus by the serial at the time of image reconstruction. Therefore, the image data acquired from the 2nd bus side is passed to the 3rd bus side through the data elongation processing by the data elongation section, and transform processing of the size by the size transducer. By such flow, the image data processed to monitor displays is not again returned into the 2nd bus, and the data flow about a monitor display becomes still smoother.

[0022] <<claim 4>> Two or more image data-conversion means for invention according to claim 4 to share processing of image data, and to perform (32, 33, 35), The 1st bus which supplies image data to two or more image data-conversion means (16), The 2nd bus by which the image data processed through

two or more image data-conversion means is outputted (18), The 3rd bus which incorporates image data from said 1st bus side at the time of image recording, and incorporates image data from said 2nd bus side at the time of image reconstruction (39), It has the monitor line (41) which generates the signal for monitor displays from the image data on the 3rd bus, and an image processing ASIC (15) is constituted.

[0023] The main configurations of an electronic camera according to claim 1 are collected by the image processing ASIC of the above-mentioned configuration. Therefore, it becomes possible by using this image processing ASIC to constitute an electronic camera according to claim 1 from a small number of components, and little wiring. When the interior of image-processing ASIC is equipped with the display memory (40) which is connected to the 3rd bus and stores temporarily the image data for monitor displays especially, it becomes unnecessary to prepare the input/output terminal of the 3rd bus in the ASIC exterior. In this case, the number of terminals of an image processing ASIC decreases, and miniaturization of an image processing ASIC and power-saving, and mitigation of the number of wiring in an electronic camera can be aimed at.

[0024]

[Embodiment of the Invention] Hereafter, based on a drawing, the operation gestalt corresponding to claims 1-4 is explained. Drawing 1 is the block diagram showing the configuration of the electronic camera 11 in this operation gestalt.

[0025] (The whole electronic camera 11 configuration) Here explains the whole electronic camera 11 configuration using drawing 1 . First, an electronic camera 11 is equipped with a taking lens 12. In the image space of this taking lens 12, the image pick-up side of an image sensor 13 is arranged. After the image data picturized with this image sensor 13 is digitized through the A/D-conversion section 14, it is inputted into an image processing ASIC 15.

[0026] The input/output terminal of the 1st bus 16 is prepared in this image processing ASIC 15, and an image memory 17 is connected to this input/output terminal. Moreover, the input/output terminal of the 2nd bus 18 is prepared in an

image processing ASIC 15. The microprocessor 19 for system controls, ROM20 and RAM21, and the removable memory interface 24 are connected to this input/output terminal (namely, the 2nd bus 18), respectively. The removable memory 22 is connected to this removable memory interface 24 free [attachment and detachment]. Furthermore, the image output terminal for monitor displays is prepared in an image processing ASIC 15. Monitor display 23 is connected to this image output terminal.

[0027] (Internal configuration of an image processing ASIC 15) Next, the internal configuration of the image processing ASIC 15 mentioned above is explained. First, the image data inputted from the A/D-conversion section 14 is inputted into the real-time operation section 31. This real-time operation section 31 outputs the image data after processing to the 1st bus 16, after performing real-time operations, such as defect pixel amendment, a black level clamp, white balance adjustment, and gamma amendment, to image data.

[0028] Furthermore, the input/output port of the image-processing section 32, the input/output port of the JPEG compression zone 33, the input/output port of the thumbnail creation section 35, the input/output port of the size transducer 36, and the output port of the JPEG elongation section 37 are connected to this 1st bus 16, respectively. From this image-processing section 32, the bypass path for transmitting data soon is established respectively toward the JPEG compression zone 33, the thumbnail creation section 35, and the size transducer 36. Moreover, the bypass path for transmitting data soon toward the JPEG compression zone 33 from the thumbnail creation section 35 is established. Furthermore, the bypass path for transmitting data soon toward the size transducer 36 from the JPEG elongation section 37 is established.

[0029] Moreover, in an image processing ASIC 15, FIFO (FIFO memory)34 is formed as a buffer means at the time of exchanging data. The JPEG compression zone 33 and the thumbnail creation section 35 output the data after conversion to the 2nd bus 18 through this FIFO34. Moreover, the size transducer 36 and the JPEG elongation section 37 incorporate the data before conversion

from the 2nd bus 18 through this FIFO34. Furthermore, the image-processing section 32 can also output data to the 2nd bus etc. using this FIFO34. Moreover, the JPEG compression zone 33 and the thumbnail creation section 35 can return the data after conversion to the 1st bus 16, and can also store them temporarily in an image memory 17.

[0030] Moreover, the 3rd bus 39 is established in an image processing ASIC 15 as an internal bus. Furthermore, between the 1st bus 16 and the 3rd bus 39, FIFO38 is formed as a buffer means at the time of exchanging data. The size transducer 36 outputs the data after conversion to the 3rd bus 39 through this FIFO38. The size transducer 36 can return the data after conversion to the 1st bus 16, and can also store them temporarily in an image memory 17. Moreover, image data can also be outputted to the 3rd bus 39 through FIFO38 from an image memory 17.

[0031] Display memory 40 and a monitor line 41 are connected to this 3rd bus 39. The output of this monitor line 41 is outputted from the image output terminal of an image processing ASIC 15, and is given to monitor display 23. Moreover, between the 3rd bus 39 and the 2nd bus 18, in order to carry out random access to display memory 40 soon from the 2nd bus 18 side, a bus bridge 42 is formed.

[0032] Furthermore, between the 1st bus 16 and the 2nd bus 18, in order to carry out random access to an image memory 17 soon from a microprocessor 19, a bus bridge 44 is formed. Moreover, the mode register 43 of operation for setting up a mode of operation and various parameters is connected to the 2nd bus 18.

[0033] (Signal path at the time of image recording mode) Next, the signal path at the time of the image recording mode in an electronic camera 11 is explained.

First, on the occasion of actuation of image recording, a microprocessor 19 writes in various parameters required for the mode register 43 of an image processing ASIC 15 of operation at "the information code which shows image recording mode", and processing of a recording mode through the 2nd bus 18. In an image processing ASIC 15, a signal path as shown in drawing 2 is set up based on the information code of this mode register 43 of operation.

[0034] After the image data generated with the image sensor 13 is digitized through the A/D-conversion section 14, it is given to the real-time operation section 31. The real-time operation section 31 performs real-time operations, such as defect pixel amendment, a black level clamp, white balance adjustment, and gamma amendment, to this image data, and carries out sequential record through the 1st bus 16 in an image memory 17.

[0035] In addition, in the case of the electronic camera which has electronic view finder ability, it carries out in the real-time operation section 31 by the simple approach also with the color interpolation processing and spatial filter processing which are described below. The image-processing section 32 processes a still image. The image-processing section 32 reads image data [finishing / a real-time operation] from an image memory 17 serially, and performs 2-dimensional image processings, such as color interpolation processing and spatial filter processing. The image data which completed the 2-dimensional image processing is supplied to the JPEG compression zone 33, the thumbnail creation section 35, and the size transducer 36 through the 1st bus 16 or a bypass path (in addition, when data transfer here is performed to asynchronous, an image memory 17 is used as a buffer means).

[0036] The JPEG compression zone 33 performs well-known JPEG compression (test compression and this compression) to image data, generates compressed data, and outputs it to the 2nd bus 18 through FIFO34. On the other hand, the thumbnail creation section 35 generates thumbnail data from image data, and outputs them to the 2nd bus 18 through FIFO34. (When performing compression processing of a thumbnail image by the JPEG compression zone 33 on the occasion of generation of thumbnail data, thumbnail image data is transmitted to the JPEG compression zone 33 through the 1st bus 16 and an image memory 17.) Thus, compressed data and thumbnail data are outputted on the 2nd bus 18. A microprocessor 19 adds application segment data etc. to these data, prepares the appearance of a JPEG compressed file, and records it on the removable memory 22 through RAM21.

[0037] On the other hand, the size transducer 36 carries out contraction of the size of image data to monitor displays, and generates the image data for monitor displays. This image data for monitors is outputted to the 3rd bus 39 through FIFO38. Display memory 40 acquires this image data for monitors, and updates a memory area in the newest condition. A monitor line 41 is accessed serially to display memory 40 through the 3rd bus 39, acquires the newest image data for monitors, and updates the display screen of monitor display 23.

[0038] (Signal path at the time of image reconstruction mode) Next, the signal path at the time of the image reconstruction mode in an electronic camera 11 is explained. First, on the occasion of actuation of image reconstruction, a microprocessor 19 writes in various parameters required for the mode register 43 of an image processing ASIC 15 of operation at "the information code which shows image reconstruction mode", and processing of a playback mode. In an image processing ASIC 15, a signal path as shown in drawing 3 is set up based on the information code of this mode register 43 of operation.

[0039] In this condition, a microprocessor 19 reads a JPEG compressed file from the removable memory 22, and records it on RAM21 through the 2nd bus 18 temporarily. The JPEG elongation section 37 incorporates the compressed data in a JPEG compressed file serially from RAM21 through the 2nd bus 18 and FIFO34. The JPEG elongation section 37 elongates this compressed data. The image data after elongation is serially outputted to the size transducer 36 through the 1st bus 16 or a bypass path. (In addition, it is incompressible and image data is soon transmitted to the size transducer 36 from FIFO34 about the recorded image data.)

[0040] It can have to change various scale factors of the image data for a display, the image data after the elongation outputted from the JPEG elongation section 37 can be outputted also to the 1st bus 16, and it can also be made to store temporarily in an image memory 17. Image data is supplied to the size transducer 36 via the 1st bus from an image memory 17 to obtain the image data for a display of another scale factor.

[0041] The size transducer 36 carries out contraction of the size of this image data to monitor displays, and generates the image data for monitor displays. This image data for monitors is outputted to the 3rd bus 39 through FIFO38. Display memory 40 acquires this image data for monitors, and updates a memory area in the newest condition. A monitor line 41 is accessed serially to display memory 40 through the 3rd bus 39, acquires the newest image data for monitors, and updates the display screen of monitor display 23.

[0042] (Effectiveness of this operation gestalt etc.) As mentioned above, three buses (the 1st bus 16, the 2nd bus 18, the 3rd bus 39) which can be operated independent are established in this operation gestalt. Among this, the 1st bus 16 and the 2nd bus 18 are buses for separating and passing the image data before conversion, and the image data after conversion like water and sewage. Therefore, on the whole, data flow becomes smooth, and can realize improvement in the speed of processing actuation easily.

[0043] On the other hand, the 3rd bus 39 is a bus with which a monitor display is presented. Especially, this 3rd bus 39 changes a signal path in both the modes of image recording/image reconstruction, and collects the image data for monitor displays in a shorter path. Therefore, on the whole, the data flow about a monitor display becomes smooth, and can realize comparatively easily heavy-load actuation of the monitor display of a dynamic image etc.

[0044] Moreover, when the image data for monitor displays concentrates on the 3rd bus 39, the burden of the 1st bus 16 and the 2nd bus 18 is mitigated, and it becomes possible to, accelerate actuation of an electronic camera 11 on the whole. Furthermore, the size transducer 36 is allotted to the middle path of the 1st bus 16 and the 3rd bus 39 in image recording mode. Therefore, both-way actuation of data which return again the image data processed for monitor displays to the 1st bus 16 is lost, and processing actuation can be accelerated more.

[0045] Moreover, in image reconstruction mode, the JPEG elongation section 37 and the size transducer 36 are allotted to the middle path of the 2nd bus 18 and

the 3rd bus 39. Therefore, both-way actuation of data which return again the image data processed for monitor displays to the 2nd bus 18 side is lost, and processing actuation can be accelerated more. Furthermore, since this 3rd bus 39 is a bus for monitor displays, it does not almost have the need of accessing from the outside. Furthermore, an image processing ASIC 15 builds in the display memory 40 and the monitor line 41 which should be connected to the 3rd bus 39. Therefore, it is not necessary to prepare the input/output terminal of the 3rd bus 39 in the exterior of an image processing ASIC 15. Therefore, the number of terminals of an image processing ASIC 15 decreases, and can attain easily a package miniaturization and power-saving of an image processing ASIC 15. Moreover, since the 3rd bus 39 is completely built in an image processing ASIC 15, its parasitic capacitance from the outside is very small, and it can attain very high-speed bus actuation. Therefore, it becomes possible to correspond also to the demand of high-resolution-izing of a monitor display etc. easily.

[0046] (Supplementary matter of an operation gestalt) In addition, a concrete signal path is shown and the operation gestalt mentioned above explains. However, this invention should just be a signal path which passes the point [course] specified by the claim. Therefore, a bypass path may be established newly, and a part of signal path may be short-circuited, or it may be conversely detoured with a detour, and a signal path may be changed.

[0047] Moreover, with the operation gestalt mentioned above, FIFO is suitably prepared as a buffer means at the time of exchanging data. However, this invention is not limited to this. When a buffer means is unnecessary, naturally it does not matter even if it deletes FIFO. Furthermore, with the operation gestalt mentioned above, the 3rd bus 39 is not used for any applications other than a monitor display. However, since the 3rd bus 39 here is a bus with built-in **, a load concentrates it at the time of ** monitor display equipped with comparatively mass memory called the ** display memory 40 in which high-speed operation is possible, and most other periods have the description of not being used. Then, taking advantage of these descriptions, you may use it for applications other than

a monitor display.

[0048] For example, the memory adjustment device which presents spare memory with the display memory 40 for monitor displays may be prepared by carrying the 3rd bus 39, and the 1st bus 16 and/or the 2nd bus 18. As such a memory adjustment device, FIFO38, a bus bridge 42, and a bus bridge 44 can be used, for example. In this case, a microprocessor 19 carries out random access to the OSD (On ScreenDisplay) field of display memory 40, and becomes possible [rewriting a graphic character, an icon, etc. soon]. Furthermore, a microprocessor 19 carries out software processing of the data in an image memory 17 soon, or becomes possible [also using an image memory 17 flexibly as an add in memory].

[0049]

[Effect of the Invention] Three buses which can be operated independent are formed in invention according to claim 1. Among this, the 1st bus and the 2nd bus are carried out smoothly in data flow by separating rationally the image data flow before and behind conversion. On the other hand, the 3rd bus is a bus used for a monitor display. This 3rd bus is changing a path into the 1st bus or 2nd bus side timely, and shortens the path of the data about a monitor display. By work of such 3rd bus, the data flow about a monitor display becomes smooth. Furthermore, when the load about a monitor display focuses on the 3rd bus, the load of the 1st bus and the 2nd bus is mitigated. Internal data flow is arranged much more by the synergism of such three buses, and it becomes possible to increase notably the efficiency of processing actuation of an electronic camera.

[0050] In invention according to claim 2, a size transducer is allotted to the middle path of the 1st bus and the 3rd bus at the time of image recording. Therefore, both-way actuation of data which return again the image data processed for monitor displays to the 1st bus side decreases, and the efficiency of processing actuation of an electronic camera can be increased further.

[0051] In invention according to claim 3, the data elongation section and a size transducer are allotted to the middle path of the 2nd bus and the 3rd bus by the

serial at the time of image reconstruction. Therefore, both-way actuation of data which return again the image data processed for monitor displays to the 2nd bus side decreases, and the efficiency of processing actuation of an electronic camera can be increased further.

[0052] The main configurations of an electronic camera according to claim 1 are collected by the image processing ASIC according to claim 4. Therefore, it becomes possible by using this image processing ASIC to constitute an electronic camera according to claim 1 from a small number of components, and little wiring.

[Translation done.]

* NOTICES *

JPO and NCIPPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the configuration of the electronic camera 11 in this operation gestalt.

[Drawing 2] It is drawing showing the signal path of the electronic camera 11 in image recording mode.

[Drawing 3] It is drawing showing the signal path of the electronic camera 11 in image reconstruction mode.

[Drawing 4] It is the block diagram showing the configuration of the conventional electronic camera 60.

[Description of Notations]

11 Electronic Camera

12 Taking Lens

13 Image Sensor

14 A/D-Conversion Section

15 Image Processing ASIC

16 1st Bus

17 Image Memory

18 2nd Bus

19 Microprocessor

20 ROM

21 RAM

22 Removable Memory

23 Monitor Display

24 Removable Memory I/F

31 Real-time Operation Section

32 Image-Processing Section

33 JPEG Compression Zone

34 FIFO

35 Thumbnail Creation Section

36 Size Transducer

37 JPEG Elongation Section

38 FIFO

39 3rd Bus

40 Display Memory

41 Monitor Line

42 44 Bus bridge

43 Mode Register of Operation

[Translation done.]

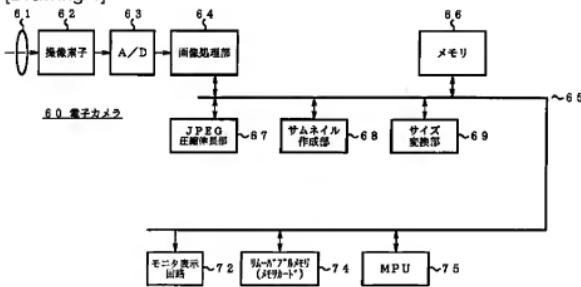
* NOTICES *

JPO and NCIPI are not responsible for any
damages caused by the use of this translation.

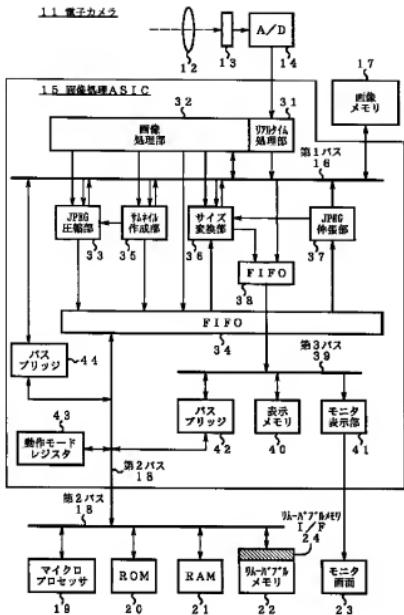
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

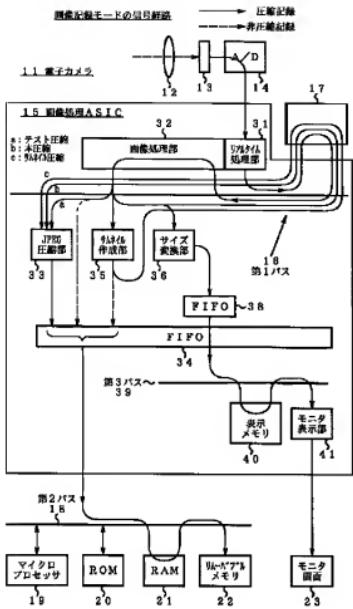
[Drawing 4]



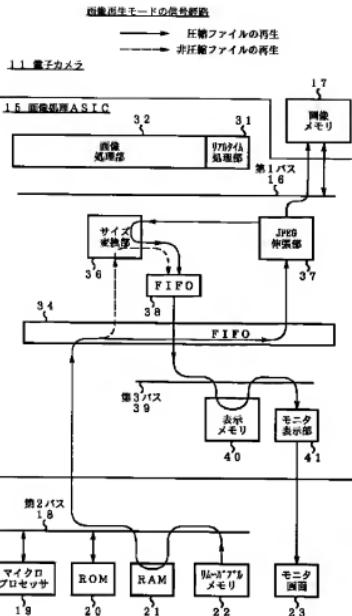
[Drawing 1]



[Drawing 2]



[Drawing 3]



[Translation done.]